[논문] 한국태양에너지학회 논문집
Journal of the Korean Solar Energy Society

Vol. 32, No. 3, 2012
ISSN 1598-6411

3상 양방향 인버터의 계통전압 불평형 및 왜곡에 의한 계통전류 보상

양승대*, 김승민*, 최주엽+, 최익*, 송승호*, 이상철**, 이동하**

*광운대학교 (ysd0927@kw.ac.kr), +교신저자 : 광운대학교 (juyeop@kw.ac.kr)
**대구경북과학기술원

The Compensation of the Grid Current Distortion caused by the Grid Voltage Unbalance and Distortion for 3-Phase Bi-Directional DC to AC Inverter

Yang, Seung-Dae* Kim Seung-Min* Choi, Ju-Yeop+ Choy, Ick* Song, Seung-Ho*
Lee, Sang-Cheol** Lee, Dong-Ha**

*Kwangwoon University (ysd0927@kw.ac.kr)
+Kwangwoon University
**Daegu Gyeongbuk Institute of Science & Technology

Abstract

This paper presents the algorithm of the compensation of the grid current distortion caused by the grid voltage unbalance and distortion in 3-phase bi-directional DC to AC inverter. Usually 3-phase grid system has unbalance and distortion because of connecting 1-phase and non-linear load with 3-phase load using same input node. Controlling 3-phase inverter by general method under the unbalanced and distorted grid voltage, the grid current has distortion. This distortion of the grid current cause the grid voltage distortion again. So, it need to control the grid current balanced and non-distorted, even the grid voltage gets unbalanced and distorted. There are some complex method to compensate the gird current distortion. it sugest simple method to solve the problem. PSIM simulation is used to validate the proposed algorithm.

Keywords : 3상 인버터(3-Phase inverter), 양방향(Bi-directional), 불평형 및 왜곡 보상(Unbalance and distortion compensation)

submit date : 2012. 5. 7, judgment date : 2012. 6. 7, publication decide date : 2012. 6. 30
communication author : Choi, Ju-Yeop(juyeop@kw.ac.kr)

1. 서 론

최근 3상 DC/AC 인버터는 모터 구동 시스템, UPS 등의 산업시스템과 신재생 에너지 시스템에서 많이 사용되고 있다. 3상 DC/AC 인버터는 일정한 DC전압과 정현적인 계통전류를 제어할 수 있으며, 단위역률제어 및 양방향 전력전달이 가능하다[5].

양방향 인버터의 제어루프는 외부의 직류전압 제어루프와 내부의 전류 제어루프로 구성된다[1]. 계통전압이 정상적인 경우 양방향 인버터의 직류전압은 스위칭에 따를 스위칭 주파수의 리플성분이 있지만 거의 직류로 제어되고, 계통전류도 정형파로 제어된다.

그러나 일반적인 3상 계통시스템은 전압의 작은 왜곡이나 불평형이 있다. 이는 PCC (Point of Common Coupling)에 비선형 또는 단상부하가 연결되기 때문이다. 비선형 부하로 인한 왜곡전류가 PCC에서 전압의 왜곡을 발생시킨다. 또한 단상부하로 인한 불평형 전류가 PCC에서 전압의 불평형을 초래한다. 이러한 불평형과 왜곡의 계통전압이 양방향 인버터에 연결되면 직류단 전압의 맥동 또는 계통전류의 왜곡을 발생시키며, 이는 또다시 계통전압의 왜곡을 증가시키는 원인이 된다[2].

계통전압이 불평형일 경우에 직류단 전압의 리플을 제거하기 위해 계통전류를 정상분과 역상분으로 분리하여 제어하는 듀얼 전류제어기가 제안되었고[3][6], 계통전압의 왜곡의 경우 기본 전류제어기에 공진제어기를 추가하는 방식이 제안되었다[4][6]. 그러나 듀얼 전류제어기는 제어의 복잡성이 증가하며 왜곡의 문제를 제외하고 있으며, 공진제어기는 공진주파수 이외의 왜곡은 보상하지 못하므로 다양한 고조파 왜곡을 보상하기에는 적합하지 않다.

본 논문에서는 간단한 방법으로 불평형 및 왜곡의 계통전압에서도 양방향 동작시의 계통전류의 왜곡을 보상하여 주는 새로운 방식을 제안한다. 제안하는 방식은 계통전류의 정상분을 추출하여 PLL(Phase Locked Loop)을 하고 왜곡전압 값을 한 번에 추출하여 최종 인버터 출력전압 추종 값에 보상하여준다. 제시된 제어 방식은 PSIM 시뮬레이션을 통하여 검증된다.

2. 양방향 DC/AC 인버터 제어

2.1 DC/AC 인버터 제어기 개요

Table 1 System Parameter

Name	Data	Name	Data
Grid Vol.	110[V_{rms}]	DC Vol.	200 [V]
Grid Ind.	1 [mH]	DC Cap.	600 [uF]
Swit. Fre.	15[kHz]		

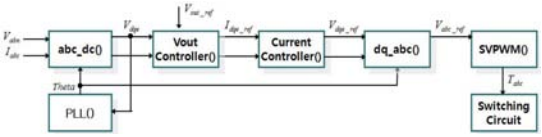

Fig.1 Controller block diagram

DC-AC 인버터의 시스템 사양은 표(1)과 같다. DC/AC 인버터의 제어기 구성은 그림(1)과 같이 직류 전압을 외부루프로 구성하고 그 결과 값을 지령 값으로 받아 전류제어기가 내부루프로 구성되게 된다.

2.2 PLL (Phase Looked Loop)

PLL은 계통전압의 위상각을 추종하기 위한 제어기로써 그림(2)와 같이 구성된다. 이를 개루프 전달함수로 계산하면 식(1)과 같고 폐루프 전달함수는 식(2)가 된다. 이를 식(3)의 기본형 2차 전달함수와 비교하여 식(4), (5)와 같이 제어기 이득 값을 정한다.

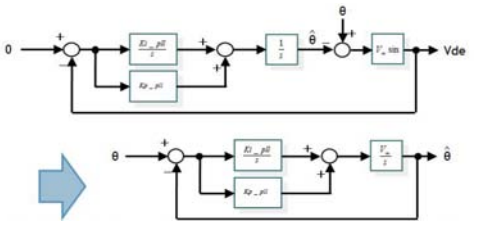

Fig. 2 PLL controller block diagram

$$T(s)=E_m \cdot (K_p+\frac{K_i}{s}) \cdot \frac{1}{s} \quad (1)$$

$$H(s)=\frac{T(s)}{1+T(s)}=\frac{E_m K_p s+E_m K_i}{s^2+E_m K_p s+E_m K_i} \quad (2)$$

$$H(s)_{basic}=\frac{2\zeta\omega_n s+\omega_n^2}{s^2+2\zeta\omega_n s+\omega_n^2} \quad (3)$$

$$K_i=\frac{\omega_n^2}{E_m} \quad (4)$$

$$K_p=\frac{2\zeta\omega_n}{E_m} \quad (5)$$

대역폭 ω_n은 200[rad/s]로 설정하고 감쇠비 ζ는 임계값 1로 설정하여 K_i는 444, K_p값은 4.4로 설계하였다.

2.3 전압 전류 제어기

전류 제어기는 PI 제어기를 사용하여 그림(3)과 같이 구성하였다. 전달함수를 구하면 식(6)과 같고, 이를 pole-zero cancellation 기법으로 이득 값을 식(7), (8)과 계산한다.

대역폭 ω_n을 시스템 주파수의 1/10인 9.425[rad/s]로 설정하였고 계통필터 인덕터는 1mH로 설정하여 K_p값은 9.4로 설계되며 K_i값은 인덕터 내부 저항 값을 0.1Ω으로 고려하여 943으로 설계하였다.

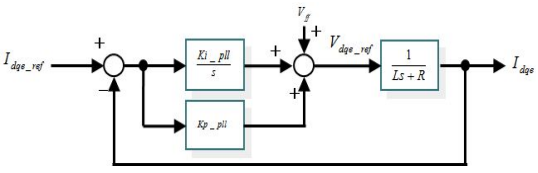

Fig. 3 Current controller block diagram

$$T(s)=(K_p+\frac{K_i}{s})(\frac{1}{Ls+R})=\frac{\frac{K_p}{L}(s+\frac{K_i}{K_p})}{s(s+\frac{R}{L})} \quad (6)$$

$$K_i=R\omega_n \quad (7)$$

$$K_p=L\omega_n \quad (8)$$

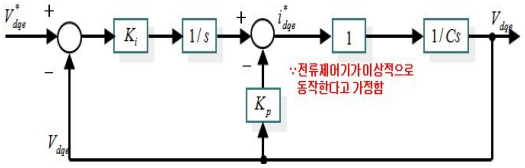

Fig. 4 Voltage controller block diagram

$$H(s)=\frac{V_d}{V_d^*}=\frac{\frac{K_i}{C}}{s^2+\frac{K_p}{C}s+\frac{K_i}{C}} \quad (9)$$

$$K_i=C\omega_n^2 \quad (10)$$

$$K_p=2\zeta\omega_n C \quad (11)$$

전압 제어기는 과전압을 방지하기 위하여 overshoot에 강한 IP 제어기를 사용하여 그림(4)과 같이 구성하였다. 전류제어기는 이상적으로 동작한다고 가정하여 1로 놓는다. 폐루프 전달함수를 구하면 식(9)와 같이 정리된다. 기본 2차 전달함수와 비교하여 이득 값을 식(10), (11)과 같이 정리한다.

대역폭 ω_n은 내부루프 전류제어기의 대역폭의 1/10인 471[rad/s]로 설정하였고 DC링크 커패시터는 600uF으로 설정하였으므로 K_i값은 521로 설계되며 K_p값은 감쇠 비 ζ를 overshoot를 줄이기 위하여 1.5로 설정하여 3.32로 설계하였다.

3. 제안하는 계통전류 왜곡 보상

3.1 계통전압 불평형 및 왜곡 문제점

계통전압의 불평형과 왜곡은 계통전류의 불평형과 왜곡을 발생시킨다. 그림(5)는 선간 실효치 110V 계통의 a상 전압의 크기를 최대값 90V에서 15% 감압하여 76.5V로 설정하였고 고조파는 저주파의 영향이 많음을 고려하여 5차, 7차, 11차 고조파를 3%씩 합성하였다. 그 결과 계통전류의 불평형 및 THD는 8~10%의 왜곡이 나타난다.

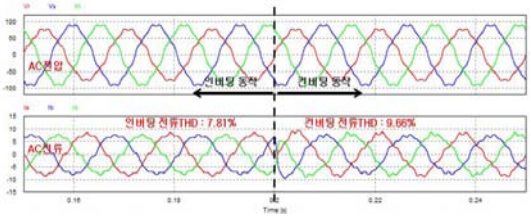

Fig. 5 Grid current cased by grid voltage distortion

3.2 계통전류 불평형 보상을 위한 PLL

계통전압의 불평형 상태에서는 그림(6)와 같이 추종하는 위상각이 틀어지게 되고 이는 계통전류의 불평형이 유발한다. 전압의 불평형은 정상분과 역상분 전압을 만들어낸다. 식(12)와 같이 정상분 전압을 계산할 수 있고 그림(7)와 같이 PLL을 수행하면 그림(8)과 같이 정상분 전압은 평형으로 이를 가지고 위상각을 추종하면 왜곡 없는 위상각을 추종할 수 있다. 이를 이용하여 계통전류의 불평형을 보상할 수 있다.

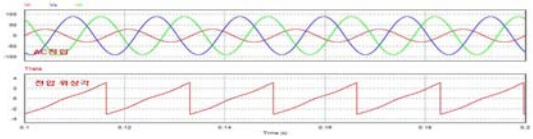

Fig. 6 Fault phase cased by voltage unbalance

$$\begin{bmatrix} E_{pa} \\ E_{pb} \\ E_{pc} \end{bmatrix} = \frac{1}{3}\begin{bmatrix} 1 & a & a^2 \\ a^2 & 1 & a \\ a & a^2 & 1 \end{bmatrix}\begin{bmatrix} E_a \\ E_b \\ E_c \end{bmatrix} = \begin{bmatrix} \frac{1}{3}E_a - \frac{1}{6}E_b + \frac{\sqrt{3}}{6}E_b - \frac{1}{6}E_c - \frac{\sqrt{3}}{6}E_c \\ -\frac{1}{6}E_a - \frac{\sqrt{3}}{6}E_a + \frac{1}{3}E_b - \frac{1}{6}E_c + \frac{\sqrt{3}}{6}E_c \\ -\frac{1}{6}E_a + \frac{\sqrt{3}}{6}E_a - \frac{1}{6}E_b - \frac{\sqrt{3}}{6}E_b + \frac{1}{3}E_c \end{bmatrix} \quad (12)$$

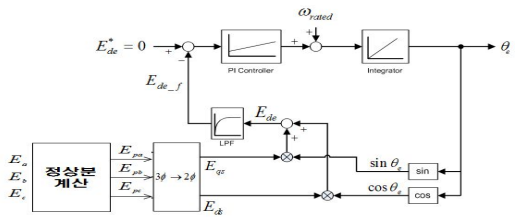

Fig. 7 Block diagram of PLL using positive sequence

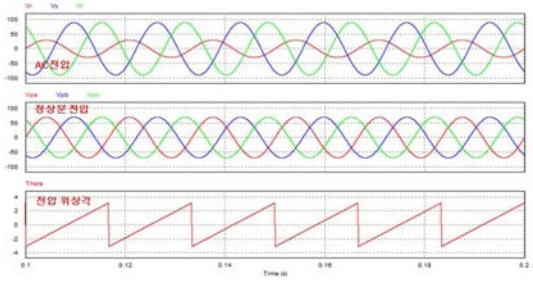

Fig. 8 PLL using positive sequence

3.3 계통전류 왜곡 보상

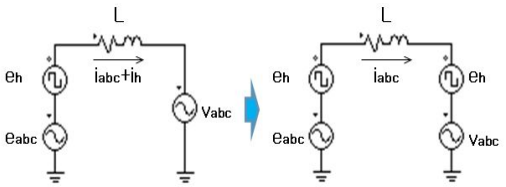

Fig. 9 Compensation of grid current distortion logic diagram

$$e_{abc} + e_h = L\frac{d}{dt}(i_{abc} + i_h) + v_{abc} \quad (13)$$

$$\begin{aligned} e_{abc} + e_h &= L\frac{d}{dt}i_{abc} + v_{abc} + e_h \\ \Rightarrow e_{abc} &= L\frac{d}{dt}i_{abc} + v_{abc} \end{aligned} \quad (14)$$

제안하는 계통전류의 왜곡 보상 개념은 그림(9)과 같다. 인덕터에 흐르게 되는 계통전류는 계통전압과 인버터 출력전압의 차이로 인한 것으로 계통전압에 고조파 왜곡이 실리게 되면 인버터 출력전압에도 동일한 고조파 왜곡을 더하여서 인덕터 양단의 전압차이를 정상상태와 같이하여 계통전류를 보상하여 준다. 식(13)에서와 같이 계통전압에 왜곡이 생기면 그 왜곡성분이 전류에도 나타나게 된다. 이때 계통전압의 왜곡성분을 계산할 수 있다면 식(14)에서와 같이 인버터 출력 전압에 계통의 왜곡성분을 더하여서 왜곡성분을 서로 상쇄시킴으로써 전류의 왜곡을 보상할 수 있다.

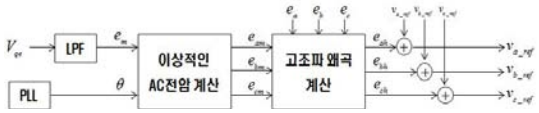

Fig. 10 Compensation of grid current distortion control diagram

$$\begin{aligned} e_{am} &= e_m \sin(\theta) \\ e_{bm} &= e_m \sin(\theta - 2\pi/3) \\ e_{cm} &= e_m \sin(\theta + 2\pi/3) \end{aligned} \tag{15}$$

$$\begin{aligned} e_{ah} &= e_a - e_{am} \\ e_{bh} &= e_b - e_{bm} \\ e_{ch} &= e_c - e_{cm} \end{aligned} \tag{16}$$

$$\begin{aligned} V_{a_ref} &= V_{a_ref} + e_{ah} \\ V_{b_ref} &= V_{b_ref} + e_{bh} \\ V_{c_ref} &= V_{c_ref} + e_{ch} \end{aligned} \tag{16}$$

그림(10)은 계통전류 왜곡보상 제어 블록도이다. 단위 역율 제어에서 상전압의 최대치를 추종하는 Vqe값을 고조파 성분을 제거하기 위해 LPF를 통과 시켜 계산한 이상적인 계통전압의 크기와 PLL에서 추종하는 전압의 위상각을 가지고 식(15)와 같이 이상적인 계통전압을 계산할 수 있다.

식(16)과 같이 실제 왜곡이 포함된 계통전압에서 이상적인 계통전압을 빼서 왜곡전압을 계산할 수 있다. 계산된 왜곡 전압을 인버터 출력전압에 식(16)과 같이 보상하여 주면 그림(9)의 개념과 같이 전류의 왜곡을 보상할 수 있다.

4. 시뮬레이션

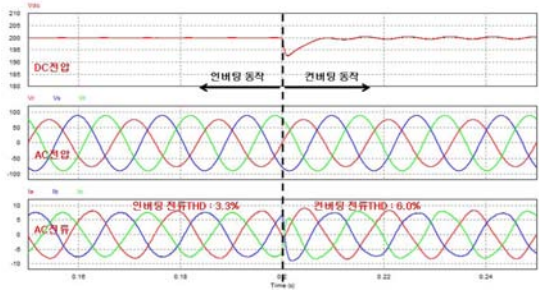

Fig. 11 Waveform before compensation in unbalanced voltage(node a↓15%)

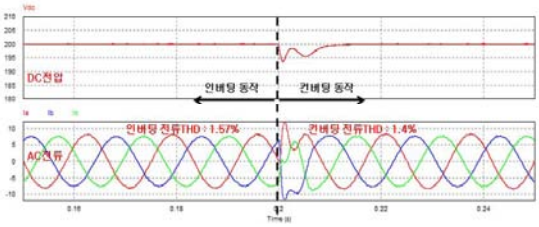

Fig. 12 Waveform after compensation in unbalanced voltage(node a↓15%)

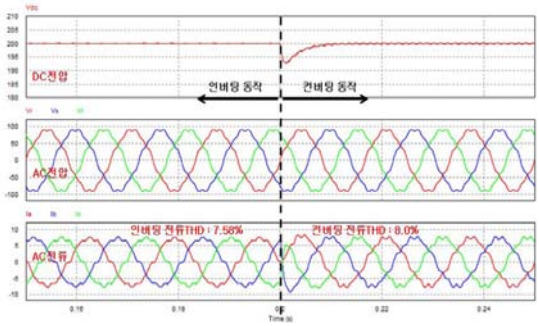

Fig. 13 Waveform before compensation in voltage distortion(no. 5,7,11 harmonic each 3%)

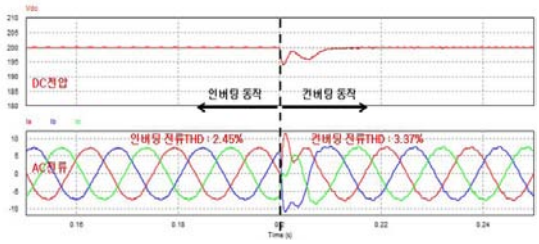

Fig. 14 Waveform after compensation in voltage distortion(no. 5,7,11 harmonic each 3%)

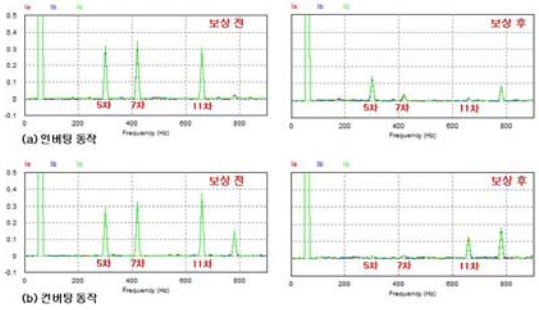

Fig. 15 FFT of Grid current in voltage distortion(no. 5,7,11 harmonic each 3%)

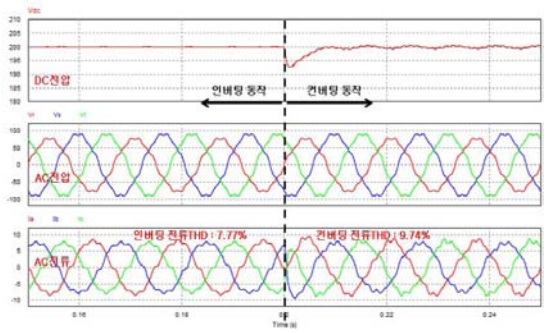

Fig. 16 Waveform before compensation in voltage unbalance and distortion(node a↓15%, no. 5,7,11 harmonic each 3%)

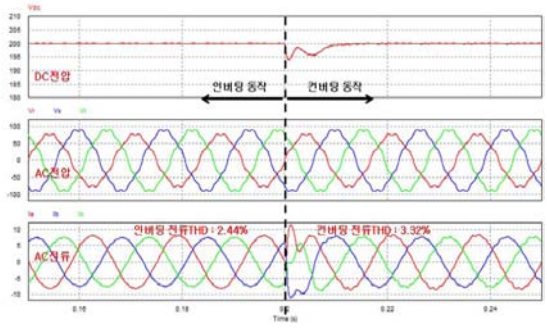

Fig. 17 Waveform after compensation in voltage unbalance and distortion(node a↓15%, no. 5,7,11 harmonic each 3%)

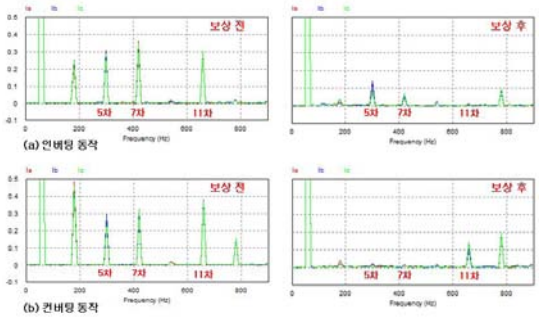

Fig. 18 FFT of grid current in voltage unbalance and distortion(node a↓15%, no. 5,7,11 harmonic each 3%)

그림(11), (12)은 계통전압의 불평형 상태에서 제안한 보상기법의 적용 전, 후의 결과 파형을 보여준다. 그림(13)~(15)는 계통전압에 고조파 왜곡을 주입하고 제안한 보상기법의 결과 파형이고, 그림(16)~(18)은 계통전압을 불평형 상태에서 고조파 왜곡을 주입하고 모의실험을 진행한 파형이다. 보상기법 적용 전 인버팅 7.8%, 컨버팅 9.7%의 THD가 보상기법을 적용하여 인버팅 2.4%, 컨버팅 3.3%의 THD로 약 70%의 왜곡 개선효과가 있음을 그림(18)의 주파수 분석에서도 역시 개선효과를 확인할 수 있다.

5. 결 론

본 논문에서는 3상 양방향 DC/AC 인버터에서 계통전압의 불평형과 고조파 왜곡으로 인한 계통전류의 왜곡을 기존의 보상기법에 비하여 간단하게 개선할 수 있는 보상기법을 제시하였다. 그리고 제안한 보상기법이 양방향 동작 모두에서 계통전류의 왜곡을 개선할 수 있음을 시뮬레이션을 통하여 검증하였다.

추후 불평형과 왜곡을 모의할 수 있는 전원장비를 이용하여 실험을 진행하여 제시한 보상기법을 검증할 계획이다.

후 기

본 연구는 광운대학교 교내연구비와 교육과학기술부 대구경북과학기술원 일반사업 연구비지원에 의해 수행되었습니다.

참 고 문 헌

1. V. Blasko and V. Kaura, "A new mathematical model and control of a three-phase AC-DC voltage source converter," IEEE Transactions on Power Electronics, vol. 12, issue 1, pp. 116-123, Jan. 1997.
2. P. Enjeti and S. A. Choudhury, "A new control strategy to improve the performance of a PWM AC to DC converter under unbalanced

operating condi tions," in Proc. IEEE PESC Conf., pp.382-389, 1991.
3. H. S. Song and K. Nam, "Dual current controller PWM converter under unbalanced input voltage conditions," IEEE Trans. on Ind. Elec., vol. 46, no. 5, pp. 953-959, 1999.
4. M. Liserre, R. Teodorescu, and F. Blaabjerg, "Multiple harmonics control for three-phase grid converter systems with the use of PI-RES current controller in a rotating frame," IEEE Trans. on Power Elec., vol. 21, no. 3, pp. 836-841, 2006.
5. M. T. Tsai, and W. I. Tsai, "Analysis and Design of Three Phase AC to DC Converters With High Power Factor and Near-Optimum Feedforward," IEEE Transactions on Industrial Electronics, vol. 46, no. 3, june 1999.
6. J. I. Jang, D. C. Lee, D. and H. G. Kim, "Current Control of Three-Phase PWM Converters under Unbalanced and Distorted Source Voltage," KIPE Transactions, vol. 12, no. 1, pp.27-36, 2007.
7. S. D. Yang, J. Y. Choi, "The Study of 3-Phase Bi-Directional DC to AC Inverter for the Bi-Modal PV PCS," The Korean Solar Energy Society Spring Annual Conference, 2012. 03, vol. 32, no. 1, pp.319-324, 2012.
8. J. W. Kim, D. H. Kang, J. H. Chang, J. M. Kim, "A Study on Sensorless Control of Transverse Flux Rotating Motor Based on MRAS with Parameter Estimation," JPE, Vol. 11, no. 6, pp.864-869, 2011.